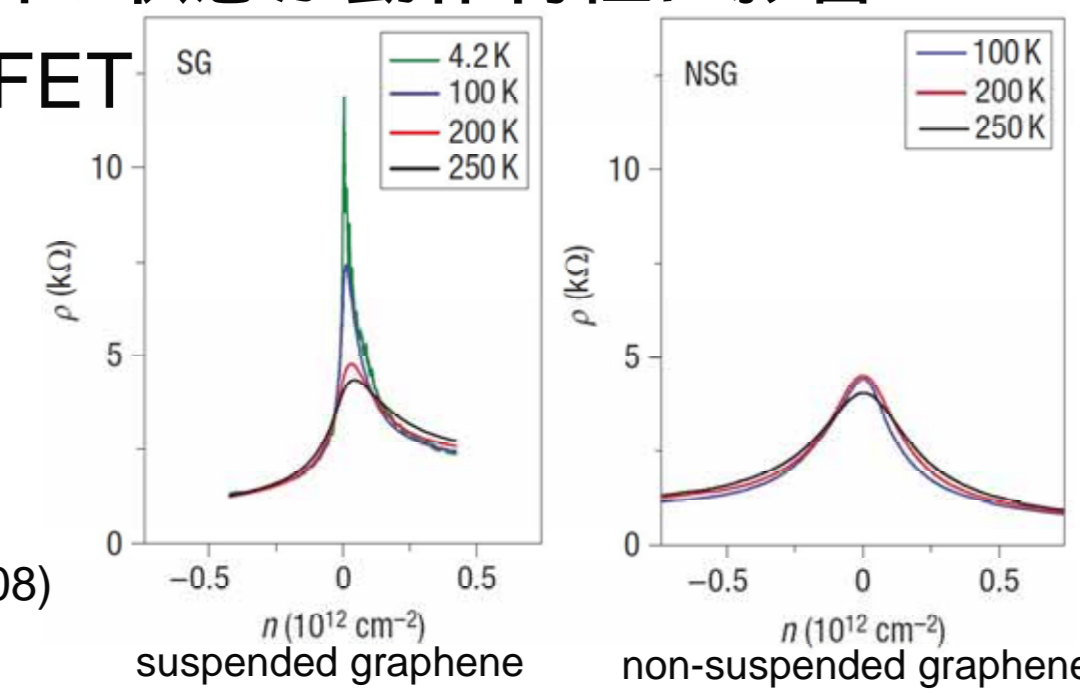


本研究の背景と概要

導電性材料としてのグラフェン

- ◆ グラフェンはグラファイトの単層シートで非常に高い移動度を持つ ($\mu \sim 200,000 \text{ cm}^2/\text{Vs}$)
導電性材料として注目されている
- ◆ グラフェン電界効果トランジスタ (FET)
グラフェンを活性層に用いたFETは**両極動作**を示す
- ◆ FETでは活性層, 絶縁体界面の状態が動作特性に影響
グラフェンを活性層に用いたFETにおいて, **基板の影響を除くことで動作特性が変化**することが報告されている



Eva Y. Andrei, et al. Nature Nano. 199. 491 (2008)

本研究の概要

- ◆ **還元グラフェンを活性層に用いたFETの作製**
熱酸化SiO₂基板上に酸化グラフェン (GO) 薄膜を形成, 還元することで還元グラフェンFETを作製
- ◆ **DMF分散グラフェンを用いたFETの作製**
N,N-dimethylformamide (DMF) にグラファイトを分散させ, 得られた溶液でSiO₂基板上にグラフェン薄膜を形成し, グラフェンFETを作製
- ◆ **SiO₂基板の表面処理によるFET動作特性の改善**
SiO₂基板表面に適切な表面処理を行うことにより, 界面トラップの影響が低減し, FETの性能が改善?
SiO₂基板にSAM処理を行い, 動作特性の違いを調べる

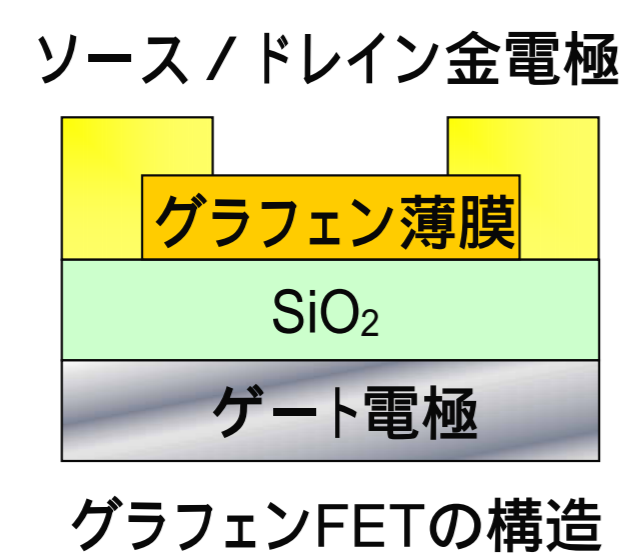
グラフェンFETの作製

GO (酸化グラフェン) 薄膜の形成

- ◆ Hummers法により合成したGOを水に展開し (0.2 mg/mL), 超音波を60 minかけてGOを剥離, 3000 rpm, 30 minの遠心分離を行い, 上澄み溶液からGO水溶液を得た
- ◆ Drop cast法によるGO薄膜の形成
基板を加熱 (120 程度) しながら溶液を滴下し, 溶媒を蒸発させることでGO薄膜を形成
膜厚にむらがあり, **均一な薄膜を得ることは困難**
- ◆ スプレー法によるGO薄膜の形成
基板を加熱 (200 程度) しながら溶液をスプレーで吹きつけ, 基板上に酸化グラフェン薄膜を形成
Drop castよりも均一性に優れた薄膜が得られる

グラフェンFETの作製

- ◆ 基板の表面処理 (UVオゾン処理)
熱酸化SiO₂ (300 nm) 基板をアセトン, メタノール, 超純水で洗浄後, 酸素雰囲気下でUVを20 min照射
基板表面の有機物の分解, 表面の親水化
- ◆ UVオゾン処理熱酸化SiO₂ (300 nm) 基板上にグラフェン薄膜を形成し, ソース, ドレイン金電極 (チャンネル長0.1 mm, チャンネル幅1 mm) を真空蒸着により形成
- ◆ 作製したグラフェンFETは真空デシケータ中で動作特性を測定

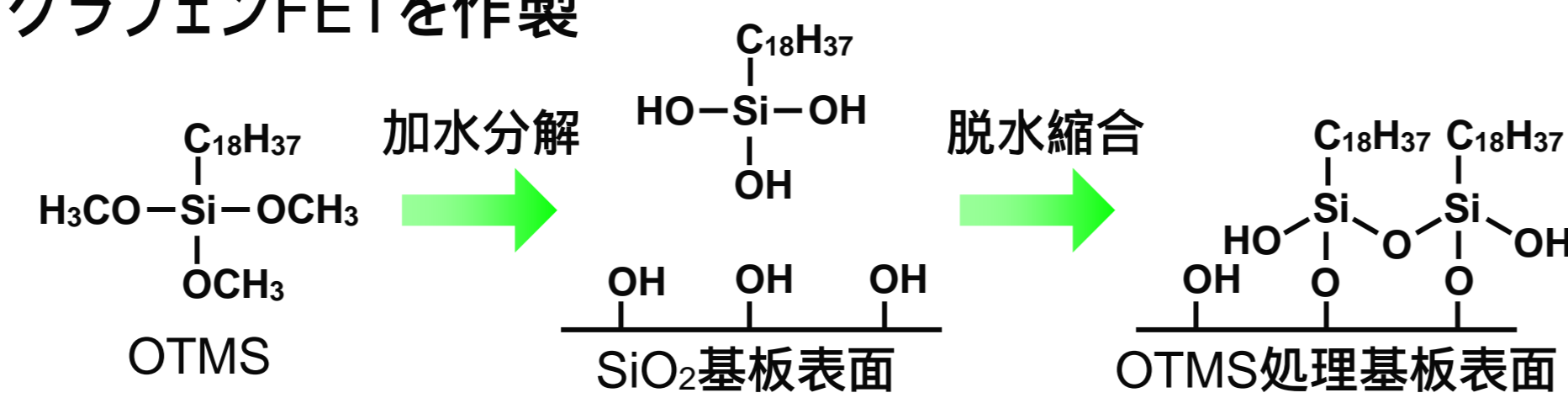


グラフェン薄膜の形成

- ◆ ヒドラジン還元によるグラフェン薄膜の形成
GO薄膜をヒドラジーン水和物 (N₂H₄·H₂O) 蒸気に曝して還元し, グラフェン薄膜を得る
表面は還元されるが, 膜の中までは届かない
- ◆ 加熱還元によるグラフェン薄膜の形成
真空中で加熱することでGO薄膜を還元し, グラフェン薄膜を得る
表面だけでなく, 膜全体が還元される
- ◆ DMF分散グラフェン薄膜の形成
基板を加熱 (250 程度) しながらDMF分散グラフェン溶液をスプレーで塗布し, 基板上にDMF分散グラフェン薄膜を形成

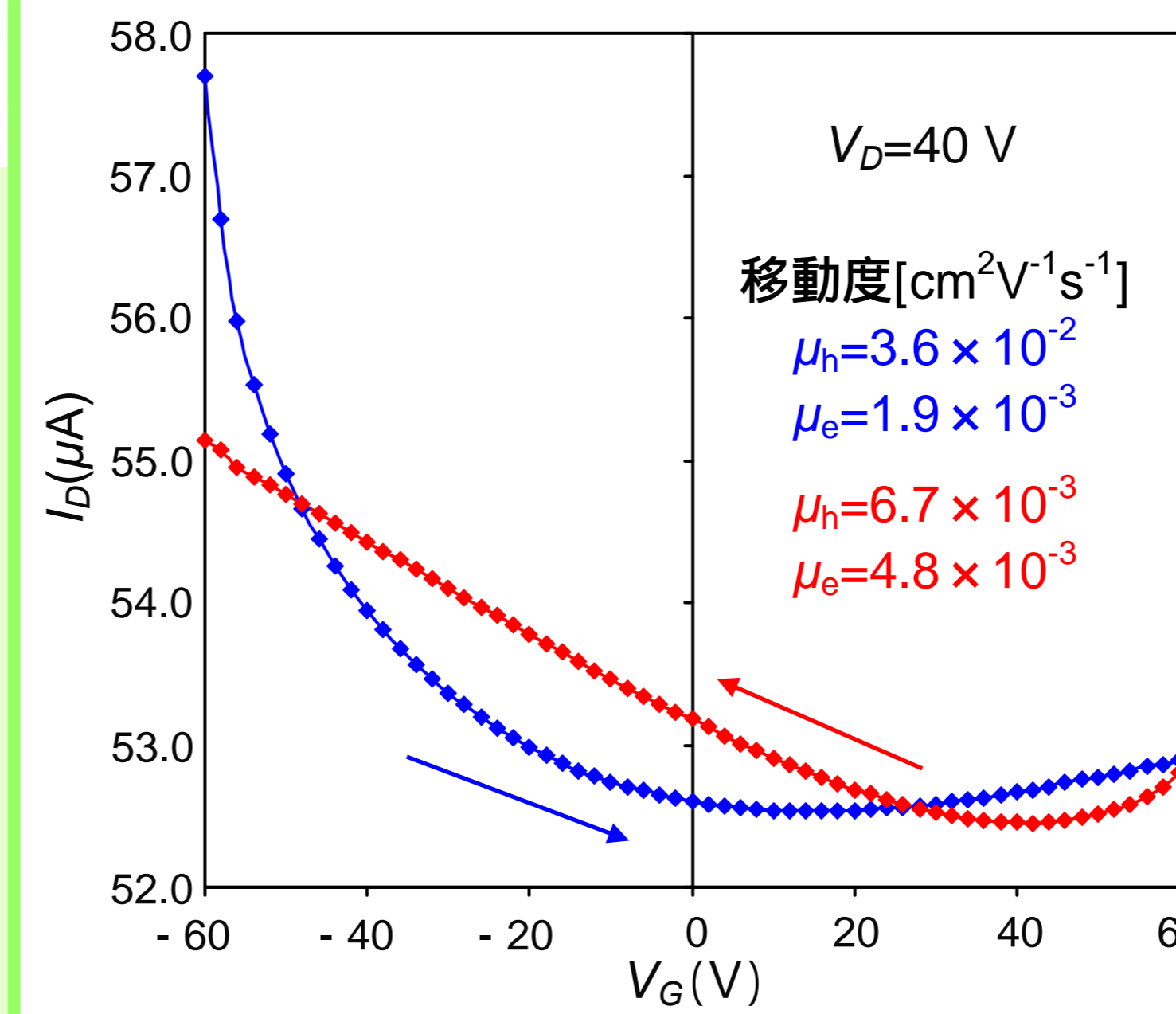
SAMによる基板の表面処理

- ◆ SiO₂基板表面に自己組織化単分子膜 (SAM) を形成
ゲート絶縁体, 活性層界面のトラップの影響が低減され, FETの動作特性が改善?
- ◆ OTMSによる基板表面処理
UVオゾン処理後のSiO₂基板を窒素雰囲気下100 °C, 1 h octadecyltrimethoxysilane (OTMS) と共に加熱
SiO₂基板表面にOTMSのSAMを形成した後, グラフェンFETを作製

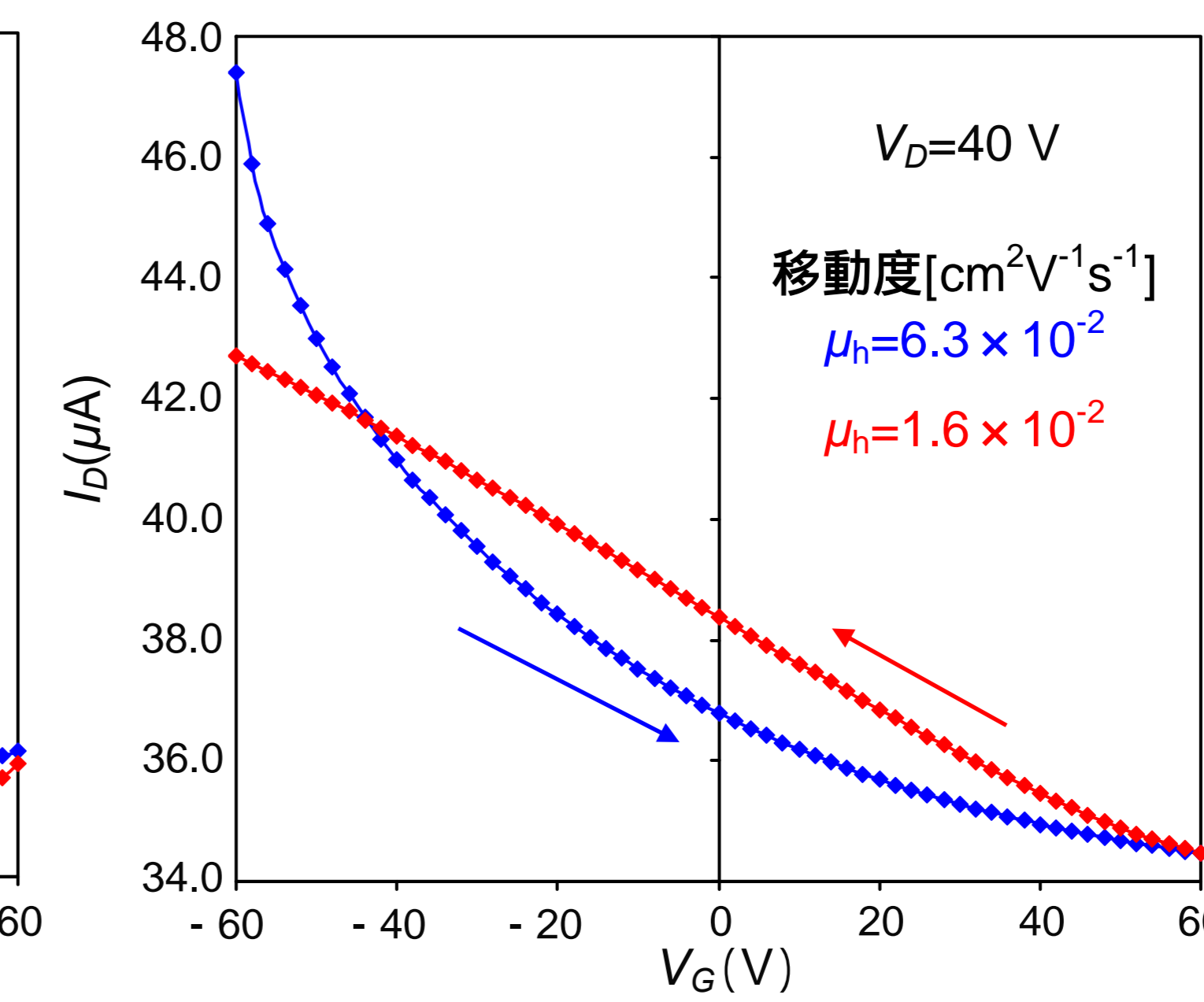


作製したグラフェンFETの評価

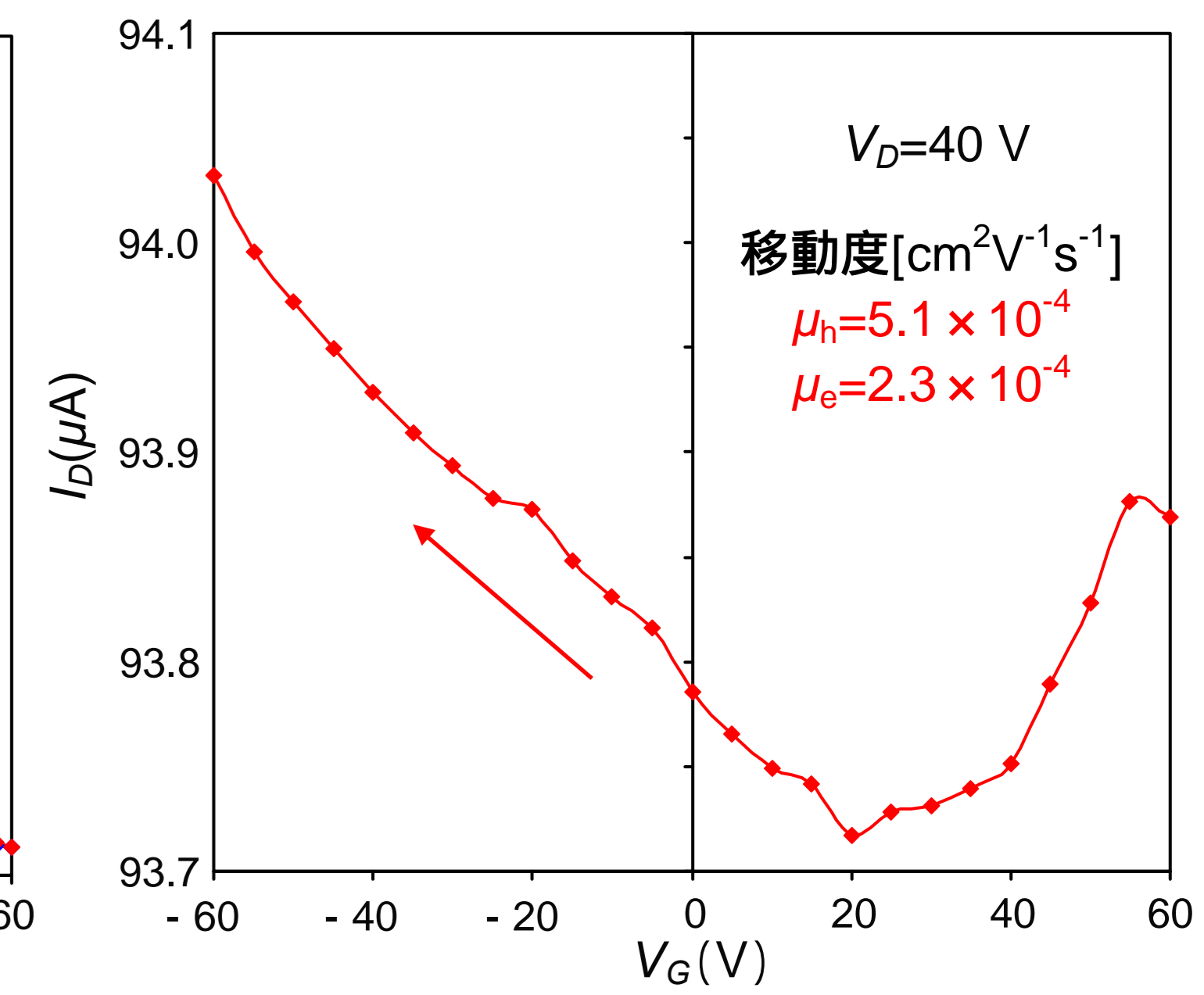
A. SiO₂上グラフェンFETの伝達特性



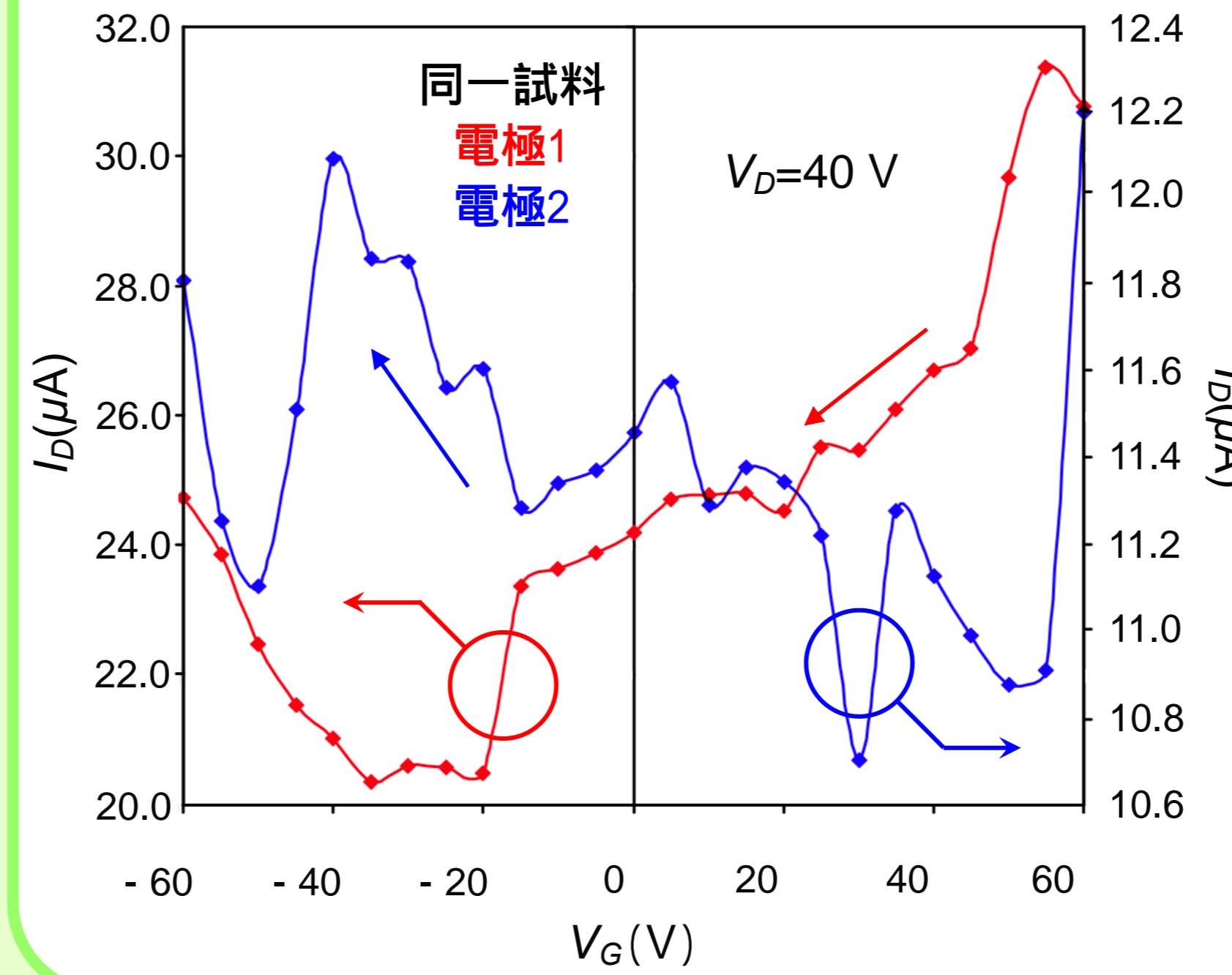
B. SiO₂上グラフェンFETの伝達特性(2)



C. OTMS上グラフェンFETの伝達特性



D. OTMS上DMFグラフェンFETの伝達特性



各サンプルの作製方法

- A. SiO₂基板上グラフェンFET**
オゾン処理を行ったSiO₂基板上にスプレーでGO薄膜を成膜
10 minのヒドラジン還元処理後, 真空中200 °C, 12 h加熱還元
- B. SiO₂基板上グラフェンFET (2)**
Aのサンプルを18 h大気曝露
- C. OTMS処理SiO₂基板上グラフェンFET**
OTMS処理を行ったSiO₂基板上にGO水溶液をdrop-castし, GO薄膜を成膜
ヒドラジン還元10 min
- D. OTMS処理SiO₂基板上DMFグラフェンFET**
OTMS処理を行ったSiO₂基板上にDMF分散グラフェン溶液をスプレーし, グラフェン薄膜を成膜

実験結果の考察とまとめ

- SiO₂上 ヒドラジン還元 + 加熱グラフェン FET**
ドレイン電流のゲート変調が確認できたが, -60 Vからゲート電圧を印加した場合と60 Vからの場合で伝達特性が変化
ゲート電圧の印加によりホール, 電子双方のキャリアを注入できるが, **ゲート界面トラップの影響が大きい?**
サンプルの大気曝露によりn型のゲート変調が消失
大気曝露させずに測定すれば, より明確なゲート変調?
- OTMS処理基板上 ヒドラジン還元グラフェン FET**
OTMS処理を行った基板は疎水性のため, **GO水溶液を用いたグラフェン薄膜の形成が困難**
Drop-castで作製したFETではゲート変調は確認できたが, スプレー塗布で作製したFETでは均質な薄膜が形成されず, ドレイン電流のゲート変調を確認できない
GO水溶液と親和性を持ち, かつ界面トラップの影響を低減できるような表面処理を行う必要あり
- OTMS処理基板上 DMF中直接剥離グラフェン FET**
ドレイン電流の明瞭なゲート変調は確認できず
同一試料内でもバラツキが大きい
基板上グラフェン薄膜の配向が乱れている
DMF溶液では均一性に優れた薄膜を得ることが困難

今後の課題

- 酸化グラフェン薄膜の形成手法, 還元手法の最適化によるグラフェンFETの動作特性改善
- in-situ測定** (還元後のサンプルを大気に曝さずに真空中で測定) による大気曝露がグラフェンFETの伝達特性に与える影響の調査
- 基板の表面処理がゲート絶縁体とグラフェン活性層の界面に与える影響の調査
- アミノ基で終端された**親水性のSAM**で表面処理を行ったSiO₂基板上での還元グラフェンFETの作製, 評価
たとえば下記のSAM
 - ・ 3-aminopropyltriethoxysilane (APTES)
 - ・ N-(2-aminoethyl)-3-aminopropyltrimethoxysilane (AEAPS)

